



技術白皮書

可變對稱式多重處理技術(SMP)

- 實現低功耗與高效能運算之多核心
CPU架構

目錄

.....	1
簡介	3
為主要行動使用情況進行最佳化.....	3
晶片製程及其對功耗和頻率之影響.....	4
可變對稱式多重處理技術.....	5
低功耗協同運算核心.....	6
不局限作業系統之建置.....	8
負載型動態啓用和關閉 CPU 核心技術	8
可變對稱式多重處理技術架構優勢.....	10
架構難題與解決方案.....	10
可變對稱式多處理技術提供之功耗優勢.....	11
四核心與雙核心之功耗優勢比較.....	11
總結	14
附錄	15
文件更新歷史.....	16

簡介

NVIDIA 在 2011 年 2 月發表並演示了全球首款四核心行動處理器 – Project Kal-EI 行動處理器。Project Kal-EI 將可實現全新的行動應用程式，提供全新的使用體驗、更強大的多工作業能力、更高畫質的遊戲體驗，以及更快的網路流覽體驗。此外，Project Kal-EI 可藉由其多個 CPU 核心以更低的頻率進行運算作業，可進一步延長電池續航力，但卻可以比雙核心或單核心處理器完成更多的運算工作。

更有多家業界大廠一致認為，運算的發展朝向四核心才是正確的方向，同時他們也推出自家的四核心 CPU 產品線。在很多使用情況下，運用更多 CPU 核心進行運算不僅能提升效能，同時也可以降低功耗，然而還有其他技術甚至能進一步提升效能並降低功耗。

NVIDIA 的 Project Kal-EI 處理器採用與眾不同的全新技术，稱為可變對稱式多處理 (vSMP) 技術。之前的討論沒有提及的部分是，vSMP 擁有第五個 CPU 核心 (「協同處理」核心)，它採用了特別的低功耗矽晶製程，在主動式待機模式、播放音樂，甚至是播放影音時，它可以用低頻率執行各種運算作業。而「四」個主要的核心則用標準的矽晶製程而成，以期達到更高的運作頻率，同時也能在很多運算作業中比雙核心解決方案所需的功耗更低。所有五個 CPU 核心同樣是 ARM Cortex A9 CPU，每一個核心可以根據工作負載的情形來決定開啓和關閉(透過漸進式電源閘控)。與目前各種非同步 SMP 架構不同的是，「協同處理」核心對作業系統來說如同不存在一樣，也就是說，作業系統和應用程式都不知道這個核心的存在，但卻會自動地運用這個核心。這種策略為軟體省去了大量工作，同時也不需要全新編程。

為主要行動使用情況進行最佳化

各種行動使用的研究顯示，大部分行動裝置有八成的時間都是處於主動式待機狀態，只有兩成的時間在處理密集式運算的行動應用程式。

可以想像一下，如果你口袋裡或桌子上的裝置處於「主動式待機」狀態，或者當使用者沒有使用裝置時，其中處理器會執行一些背景作業，或是不需要使用者碰觸的低效能應用程式。相反的，當你用裝置瀏覽網頁、查看電子郵件、玩遊戲、執行各種多媒體應用，以及播放媒體時，裝置則處於需要密集式效能的模式，這會讓一個或多個 CPU 核心需要以更高的頻率運作。

要緊記的是，當裝置處於主動式待機狀態時，許多處理作業雖然不顯著，卻還是保持運作狀態，例如電子郵件同步、社交媒體同步、互動式桌布、主動式的網路小工具等。這些類型的作業任務只需要一個用較低頻率運行的 CPU 核心即可勝任。使用者一般不太會關心背景作業的處理速度有多快，但會在意它們耗用了電池多少電力。

當裝置處於主動式待機狀態時，其中行動處理器的耗電量最少，因而可大幅延長電池的使用時間。



圖 1：當裝置處於主動式待機狀態時，很多處理作業仍然處於運作狀態

晶片製程及其對功耗和頻率之影響

矽元件的功耗等於漏電功耗和動態功耗的總和。漏電功耗的多少主要由矽元件的製程技術決定，而動態功耗則由矽元件的製程技術、運作電壓和頻率來決定。矽元件的動態功耗與運作頻率成正比；而更重要的是，它與工作電壓的平方也是成比例的。

$$\text{總功耗} = \text{漏電功耗} + \text{動態功耗}$$

$$\text{動態功耗} \propto \text{頻率} \times \text{電壓}^2$$

當矽元件用接近或已達最高頻率運行時，動態功耗便是元件總功耗的主要部分；而當設備閒置時或以接近閒置的狀態運行時，漏電功耗則會占去總功耗的一大部分。

以快速製程技術製造的電晶體在正常電壓水平下會消耗很高的漏電功率而且切換速度非常快。因此，以快速製程技術製造的 CPU 核心 (如圖 2 的 CPU A) 在閒置或主動式待機狀態時會消耗很高的漏電功耗，然而卻能夠在無需大幅提升操作電壓的情況下以更高頻率運行。

採用低功耗製程技術的電晶體，雖然可做到很低的漏電功耗，然而在正常電壓水準運作時其切換速度會比較慢，同時必須以高於正常水準的電壓才可讓這些電晶體在切換 (用於高頻率運行)時變快。

以低功耗製程技術的 CPU 核心 (如圖 2 的 CPU B)，雖然其漏電功耗極低，但是卻需要高於正常水準的電壓才能以極高的頻率運作。因此，這些 CPU 核心會消耗很多動態功耗，而且會導致高功耗和大量散發熱等問題。

下列簡潔的描述正可有力地傳達了這個概念：

高速製程技術 = 專為高頻率運行進行最佳化，但會產生更多漏電

低功耗製程技術 = 以較低頻率運行，不過漏電較低

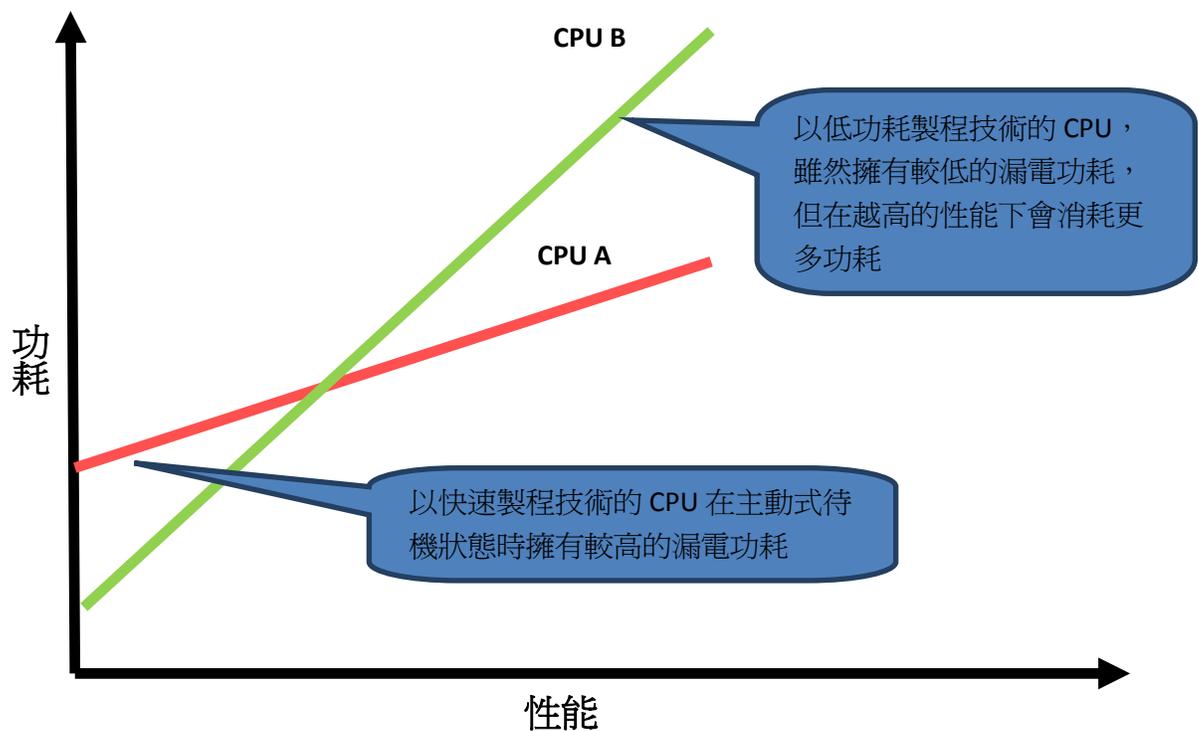


圖 2：行動 CPU 功耗/性能曲線圖

為了同時滿足快速增長的高性能行動使用場合需求又要延長電池續航時間，因此同時最大限度降低 CPU 核心的活動待機功耗和動態功耗則變得日益困難。通過結合使用這兩種製程 (上面已述)，再加上架構上的優化，系統單晶片 (SoC) 便能夠既為高性能優化，又為低功耗而優化。

可變對稱式多重處理技術

NVIDIA 的 Project Kal-EI 是全球首款採用專利的可變對稱式多處理技術的行動 SoC 元件，該技術不僅可以最大限度降低活動待機狀態下的功耗，而且還能夠根據需要實現最強勁的四核性能。除了四個主要的 Cortex A9 高性能 CPU 核心以外，Kal-EI 還擁有第五個低功耗、低漏電 Cortex A9 CPU 核心。它叫做 CPU 「協同運算」核心，經過了專門的優化，可最大限度降低活動待機狀態下的功耗，處理這些較不耗資源的處理作業。

Project Kal-EI 還包含其他專利的可變對稱式多處理技術，這些技術可根據應用程式以及作業系統的要求，智慧地管理主核心以及協同運算之間的協同運算調度。這種管理由 NVIDIA 的動態電壓與頻率擴展 (DVFS) 以及 CPU 熱插拔管理軟體實現，不需要對作業系統進行專門的改動。

低功耗協同運算核心

協同運算核心是利用低功耗製程技術設計而成的，然而卻擁有同主 Cortex A9 CPU 核心相同的內部架構。因為它是利用低功耗製程技術製造的，以低性能 (和低頻率) 模式運行，所以它的功耗低於這些採用高速製程技術製造的主 CPU 核心。在 Kal-EI 處理器上測得的性能功耗比顯示，協同運算在 500MHz 以下工作時可實現高於主核心的每瓦特性能。因此協同運算的最高工作頻率不高於 500MHz。表 1 對比了 Kal-EI 的協同運算與四個主核心。

	低功耗 CPU 協同運算	高性能 CPU 主核心
架構	Cortex A9	Cortex A9
製程技術	低功耗 (LP)	普通/高速 (G)
工作頻率範圍	0 MHz - 500 MHz	0 MHz - 最高頻率

表 1 :協同運算核心以及 CPU 主核心特性

協同運算主要用於行動設備處於活動待機狀態以及執行幕後工作時，例如電子郵件同步、Twitter 更新以及 Facebook 更新等等。它還用於這些不需要強勁 CPU 處理能力的應用程式，例如流式音訊、離線音訊、線上視頻播放以及離線視頻播放。請注意，除了視頻編碼以外，音訊與視頻播放均大多由基於硬體的編碼器和解碼器來處理。

與協同運算不同，CPU 主核心需要以極高的頻率運行才能實現高性能。因此它們是利用高速製程技術製造而成的，這種製程技術讓主核心能夠在較低的工作電壓下將工作頻率提升至極高的水準。因此主核心能夠在不大幅增加動態功耗的情況下實現高性能。

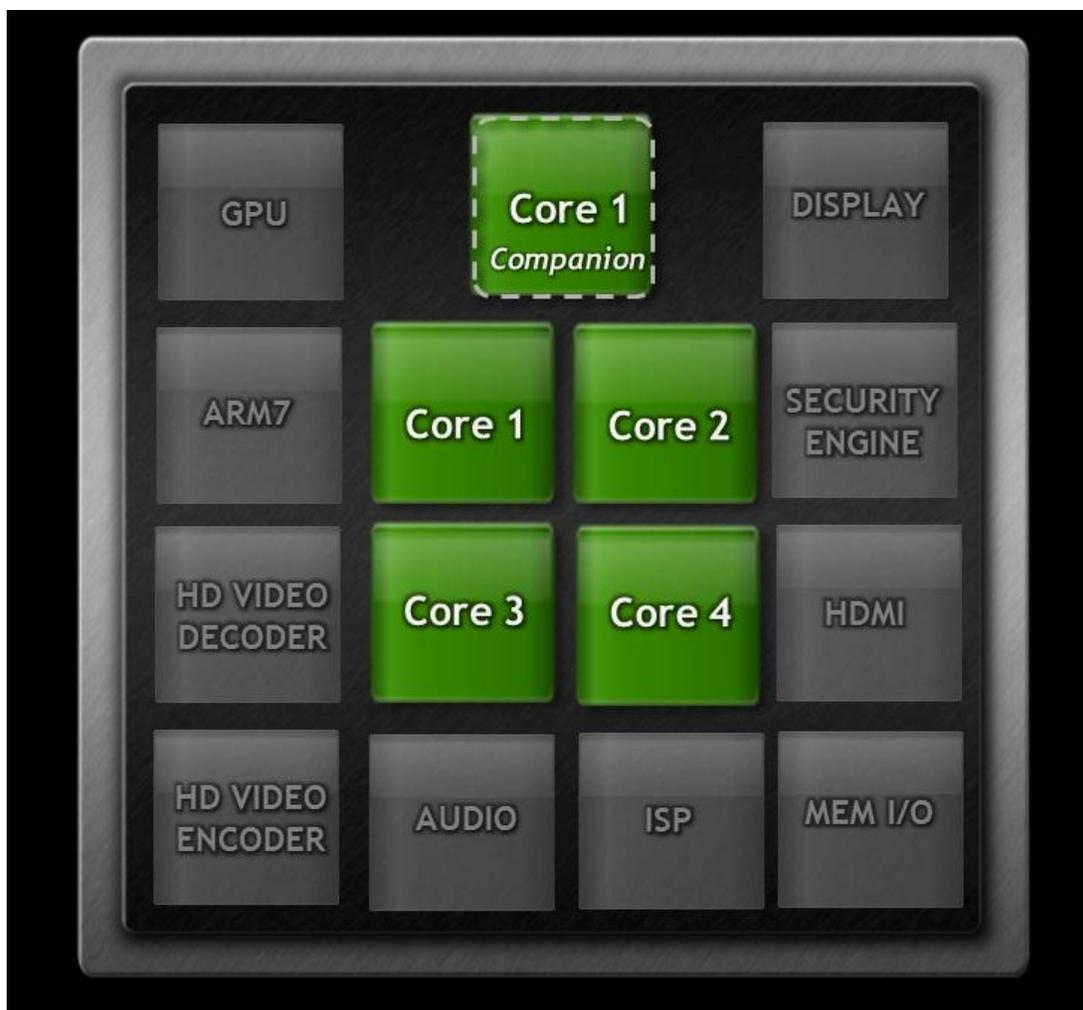


圖 3：Kal-EI 處理器中的低功耗協同運算 CPU

透過結合使用高性能主核心以及低功耗協同運算，可變對稱式多處理技術不僅可以在活動待機狀態下實現超低功耗，而且能夠根據情況為這些需要高性能支援的行動應用提供峰值四核性能。此類應用包括遊戲、網路瀏覽、Flash 媒體以及視訊會議。

可變對稱式多處理技術將圖 2 所示低功耗 CPU B 的優勢與高性能 CPU A 成功融合在一起，實現了圖 4 中所示的性能——功耗曲線。

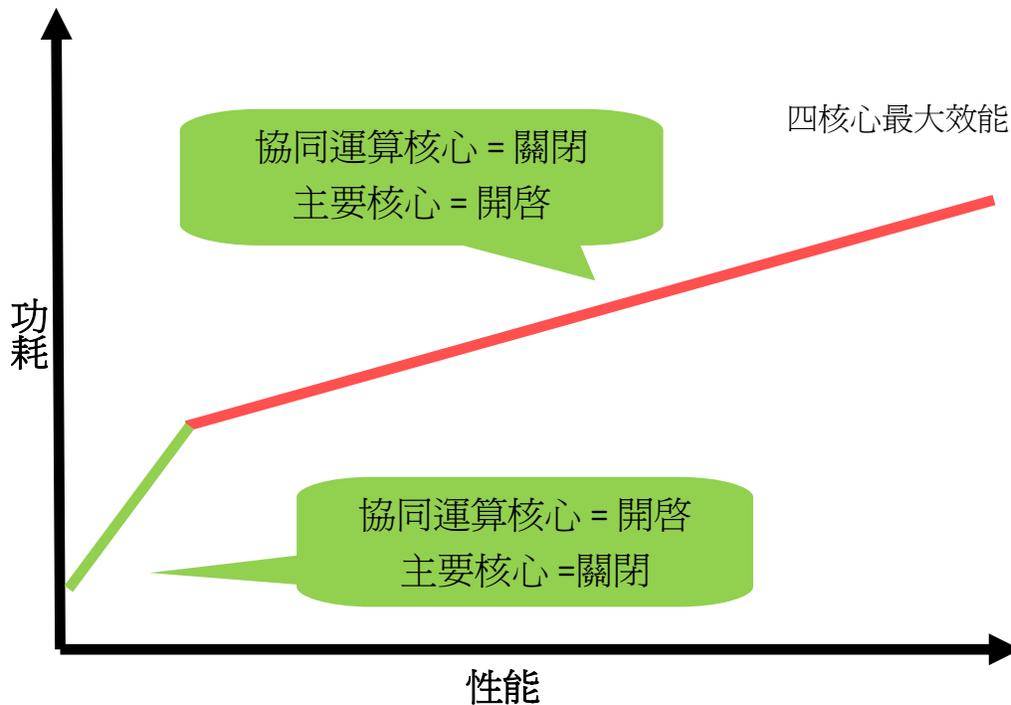


圖 4：採用可變對稱式多處理技術運作的協同運算核心與四個主要核心的性能/功耗曲線圖

不局限作業系統之建置

Android 3.x (Honeycomb) 作業系統內建了針對多重處理技術的支援功能，而且能夠利用多個 CPU 核心的性能。然而，該作業系統會假定所有可用的 CPU 核心均能夠實現相同的性能，並且根據這一假設來為可用的核心調度任務。因此，為了讓作業系統隨時掌握協同運算和主核心的管理過程，Kal-EI 針對協同運算和主要的四個 CPU 核心既採用了基於硬體的管理，又採用了基於低階軟體的管理。

專利的硬體與軟體 CPU 管理邏輯單元不斷監控 CPU 的作業負載，以便自動而動態地啟用和禁用 CPU 協同運算和主核心。打開和關閉協同運算以及主核心的決定完全取決於當前的 CPU 協同運算水準以及 CPU 頻率控制子系統所得出的 CPU 工作頻率推薦值。該子系統嵌入在作業系統內核之中。該項技術不需要對應用程式或作業系統進行任何更動。

負載型動態啟用和關閉 CPU 核心技術

當協同運算關閉、行動處理器使用主核心進行處理時，CPU 管理以及 CPU 管理邏輯單元繼續監控 CPU 的協同運算以及每一個主核心的利用率，動態地啟用或禁用 1 - 4 個主要核心。例如，像電子郵件、基礎遊戲或簡訊等應用程式一般只需要四個主核心中的一個就夠了。而至於這些對硬體要求更高的應用程式，例如 Flash 內容較多的網路流覽或繁重的多工處理，CPU 管理程式可能

會啓用兩個 CPU 核心。然而爲了滿足一些應用程式的峰值性能需求，例如遊樂器等級的遊戲程式以及媒體編輯與製作程式，管理程式會啓用全部的四個 CPU 核心，以實現應用程式所需的最高性能。

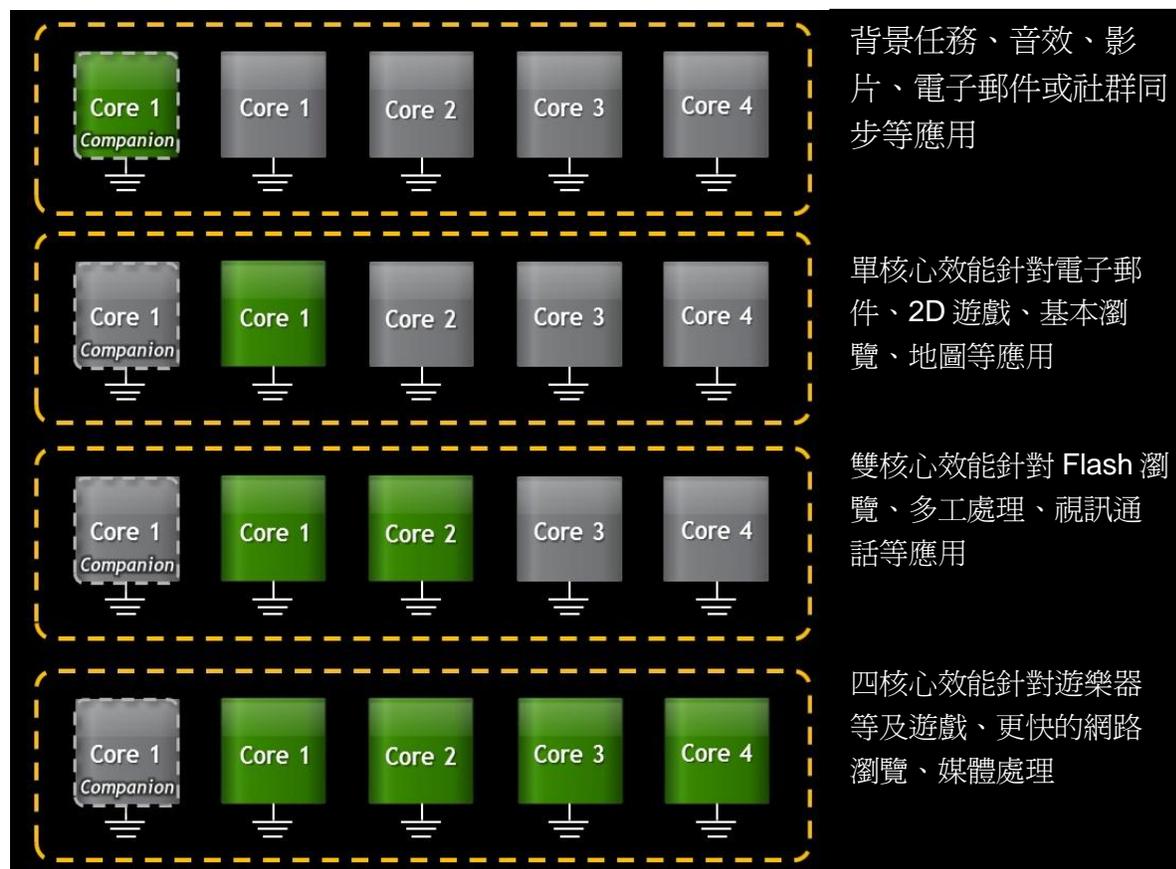


圖 5：負載型的 CPU 核心管理

可變對稱式多重處理技術架構優勢

相較於非同步時脈技術等其他解決方案，可變對稱式多重處理(vSMP)技術擁有多項架構優勢。

- **快取記憶體一致性：**因為 vSMP 技術不允許協同運算與主核心同時啓用，所以在這些以不同頻率運行的核心之間不涉及快取記憶體同步的補償問題。協同運算與主核心共用同一個 L2 快取記憶體，我們通過對該快取記憶體進程式設計，使其以相同的幾十億萬分之一秒速度為協同運算和主核心返回資料(從本質而言，耗用的主要核心週期比協同運算週期要多，因為主核心以更高的頻率運行)。
- **作業系統效率：**Android 作業系統假定所有可用的 CPU 核心均相同，能夠實現相近的性能，作業系統按照這一假定的情形來為這些核心調度協同運算。當多個 CPU 核心中的每一個都以不同的非同步頻率運行時，就會導致這些核心實現不同的性能。這樣會造成作業系統在任務調度上效率不高。與之相比，vSMP 技術則始終讓所有活動的核心均保持相近的同步工作頻率，從而實現優化的作業系統任務調度。即便當 vSMP 從協同運算切換至另一個或多個主核心時，CPU 管理邏輯單元也會確保無縫的過渡，最終用戶完全覺察不到這種過渡，而且這種過渡也不會造成作業系統的調度補償。
- **功耗最佳化：**在基於非同步時脈的 CPU 架構中，每個核心一般均處於不同的電源層(亦稱電壓軌或電壓層)上，以便根據工作頻率來調整每個核心的電壓。這會導致整個電壓層的信號線以及電源線雜訊增大，會對性能造成負面影響。因為每個電壓層均可能需要自己的穩壓器，所以這些架構並不像增加 CPU 核心數量那樣易於擴展。增加穩壓器會提高材料清單(BOM)成本以及功耗。如果所有核心均使用同一個電壓軌，那麼每個核心將以最快核心所需的電壓運行，如此一來，便失去可降低功耗的“電壓平方”效應優勢。

因為在這些以非同步頻率運行的核心中，vSMP 技術不會出現快取記憶體同步以及核心調度的補償，所以與這些使用非同步時脈技術的架構相比，該技術能夠實現更高性能。

架構難題與解決方案

可變對稱式多處理(vSMP)架構帶來了諸多難題，然而我們打造了多個獨特的解決方案來解決這些難題。

- **切換時間：**vSMP 技術 必須確保 CPU 協同運算與主核心之間的切換過程不會降低應用程式的載入速度下降以及使用者體驗的遲滯感。為解決這種情況，NVIDIA 採用了先進的電路以及邏輯單元來實現高速切換。內部類比顯示，總切換時間低於 2 毫秒(ms)，這種延遲是最終用戶覺察不到的，其中包括晶片內切換核心的時間以及穩定當前工作核心的電壓軌所用的時間。
- **核心顛簸：**當協同運算在核心切換閾值附近變化時，可變對稱式多處理技術必須防止在協同運算與主核心之間頻繁地來回切換，因為這樣會造成性能低下並抵消節能優勢。為解

決這一問題，我們在 CPU 管理演算法中融入了智慧足夠且可編程的滯後控制，這些演算法能夠不斷地監控並使自己適應這些協同運算，從而防止了在核心之間「顛簸」。

可變對稱式多處理技術提供之功耗優勢

可變對稱式多處理技術藉由運用協同運算最大限度降低活動待機狀態下的漏電功耗，同時利用四個主核心最大限度降低峰值工作頻率下的動態功耗，從而可大幅降低整體功耗。根據使用場合，vSMP 技術能夠動態地啓用和關閉 CPU 核心，從而在盡可能低的功耗下實現想要的性能。

下表說明，Project Kal-EI 在所有使用場合下均能夠實現更低的功耗。該圖表測量了 Tegra 2 以及 Kal-EI 的使用情況，二者均採用台積電 40 奈米製造技術。

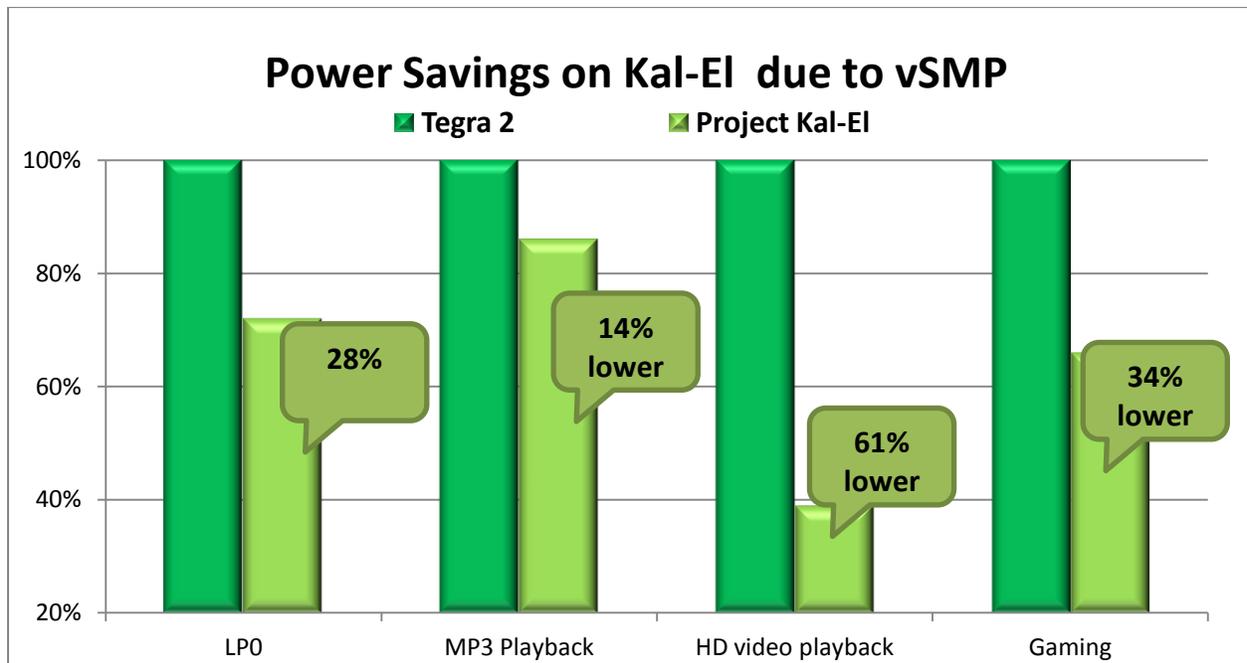


圖 6：Project Kal-EI 採用可變對稱式多處理技術帶來的節能優勢¹

四核心與雙核心之功耗優勢比較

除了可變對稱式多處理技術以外，還有一點也很重要：對功耗管理來說，核心數量多勝過核心數量少。例如，四核 CPU 在所有性能水準上均比雙核 CPU 的功耗低。之所以會出現這種結果是因為，四個核心能夠以更低的頻率運行，因此與雙核 CPU 相比，在處理同樣的任務量時，四核

¹ 所測得的功耗是在對其它系統變數標準化之後，應用處理器功耗與 DRAM 功耗的總和。LPO 是兩種 Tegra 元件各自最低功耗狀態。

的電壓更低。因為功耗與電壓的平方成比例，所以 CPU 整體功耗可實現大幅下降，卻依然能夠完成相同的任務量。

表 2 顯示了所測得的功耗和性能水準，對比雙方為 Project Kal-EI 和雙核處理器，運行的軟體為 Coremark 基準測試程式。該程式是一款流行的行動基準測試程式，可用於測量單核或多核 CPU 性能。請注意下表，當僅限於相同的性能水準時，即每一款處理器均完成大約 5k 的 Coremark 「負載量」，Project Kal-EI 比同類解決方案的功耗低 2-3 倍。即便當 Kal-EI 以更高頻率運行，並完成了兩倍以上的 Coremark “任務量”時，它依然比雙核解決方案功耗低。

行動處理器	測得的功耗 (mW) ²	Coremark 性能
Project Kal-EI (每個核心以 480 MHz 運行)	579	5589
OMAP4 (每個核心以 1 GHz 運行)	1501	5673
QC8660 (每個核心以 1.2 GHz 運行)	1453	5690
Project Kal-EI 每個核心以 1 GHz 運行)	1261	11667

表 2：Project Kal-EI 和同類型處理器之功耗與性能測量

值得注意的是，即便在全部四個 CPU 核心均以 1 GHz 頻率運行時，Project Kal-EI 也比雙核處理器競爭產品的功耗更低。因為 Kal-EI 中的高性能 CPU 核心採用高速製程技術，所以這四個核心在工作電壓比競爭處理器更低的情況下，依然能夠以更高的頻率工作。因為動態功耗與工作電壓的平方成比例，所以 Kal-EI 即便在以更高的頻率工作時，也能夠大幅節省電力。

²測得的 CPU 功耗 = 運行 Coremark 時的系統總功耗 (取整個測試中的平均值) 扣掉作業系統閒置時的系統功耗。這樣就得到了淨 CPU 的功耗。請注意，作業系統閒置期間，Kal-EI 以影子模式運行。數據是在 Kal-EI 公版設計以及同類產品設備上測得的。

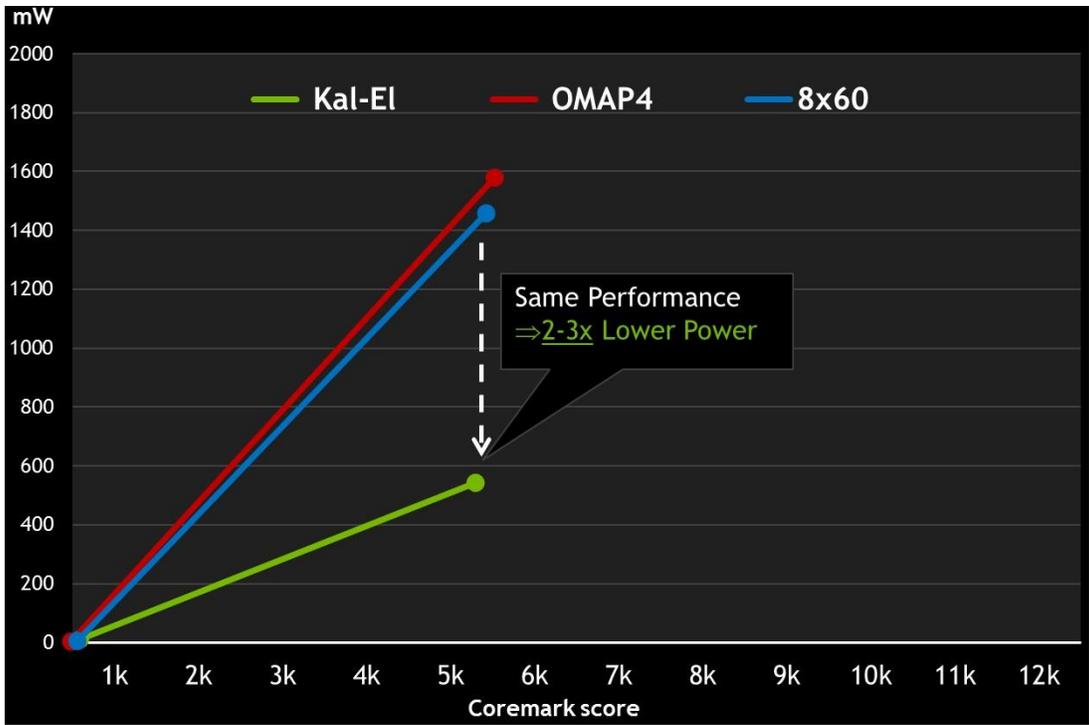


圖 7：相較於雙核處理器競爭產品，Kal-EI 提供相同性能所需之功耗

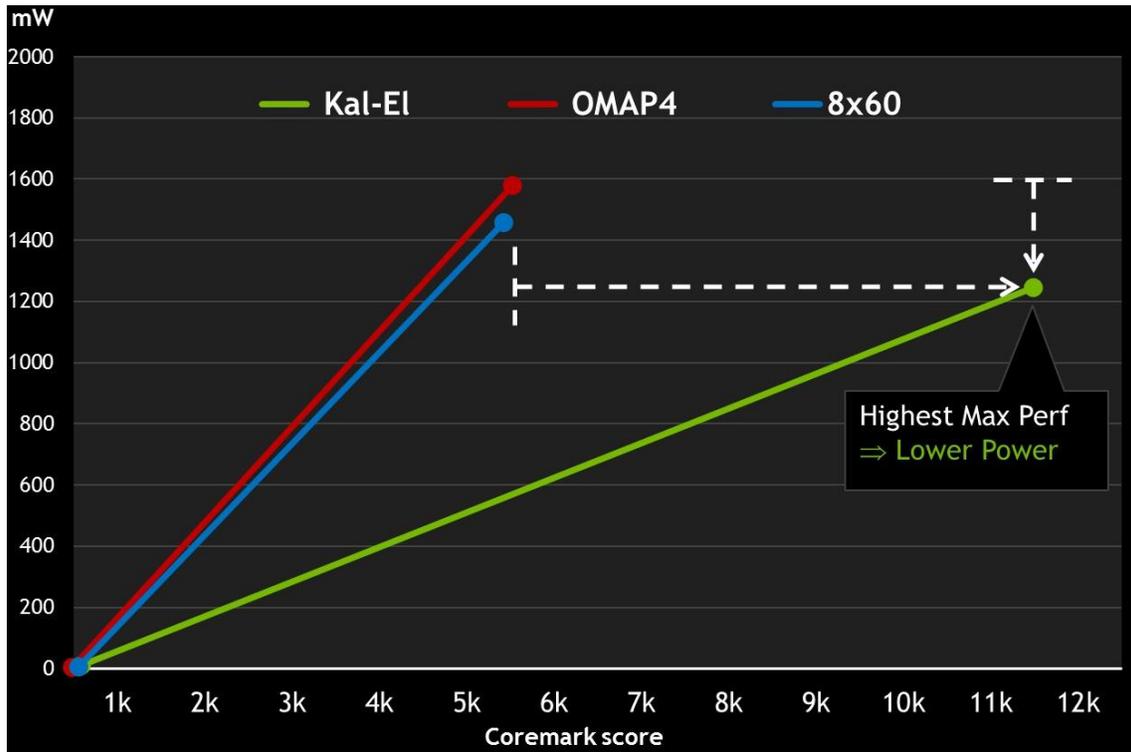


圖 8：Kal-EI 在四核心最高性能所需之功耗

總結

隨著行動應用對性能的要求越來越高，SoC 廠商不僅要採用多核處理器架構來實現更高性能，而且還要把功耗控制在行動設備的合適範圍內。Kal-EI 處理器中採用的可變對稱式多處理 (vSMP) 技術可令節能性達到全新高度，不僅可以最大限度降低活動待機狀態下的功耗，而且還能夠實現四核性能優勢，同時將動態功耗維持在行動設備允許的發熱範圍之內。通過使用 CPU 協同運算來處理幕後工作並使用主核心來處理需要高性能的任務，讓 Kal-EI 處理器的功耗在所有性能水準下均比競爭的行動處理器低很多。

四核 CPU 以及可變 SMP 技術不僅將令行動設備進一步突破性能極限，並讓應用程式與遊戲開發商能夠為用戶提供全新的行動體驗，而且在實現這些好處的同時，能夠為最廣為流行的使用情況延長電池續航時間。

欲詳細瞭解行動設備中四核 CPU 的優勢，請參閱《四核心 CPU 挹注行動裝置之優勢》技術白皮書。

附錄

測試平台使用的 Coremark 編譯設定
Project Kal-EI (雙核心模式, 每核心運作頻率 1 GHz) CoreMark 1.0 : 5532 / GCC4.4.1 -O3 -mcpu=cortex-a8 -funroll-loops -falign-loops=8 -fgcse-sm -fno-tree-vectorize -marm / Heap / 4:PThreads
Project Kal-EI (四核心模式, 每核心運作頻率 1 GHz) CoreMark 1.0 : 11667 / GCC4.4.1 -O3 -mcpu=cortex-a8 -funroll-loops -falign-loops=8 -fgcse-sm -fno-tree-vectorize -marm / Heap / 4:PThreads
OMAP4430 (每核心運作頻率 1 GHz) CoreMark 1.0 : 5673 / GCC4.4.1 -O3 -mcpu=cortex-a8 -funroll-loops -falign-loops=8 -fgcse-sm -fno-tree-vectorize -marm / Heap / 4:PThreads
QC8660 (每核心運作頻率 1.2 GHz) CoreMark 1.0 : 5690 / GCC4.4.1 -O3 -mcpu=cortex-a8 -funroll-loops -falign-loops=8 -fgcse-sm -fno-tree-vectorize -marm / Heap / 4:PThreads

表格 3 測試平台使用的 Coremark 編譯設定

文件更新歷史

版號	說明
1.0	初版
1.1	修正圖六的Y軸單位以及更新圖表加入遊戲中的省電能力
1.2	加入測試平台使用的Coremark 編譯設定表

Notice

ALL INFORMATION PROVIDED IN THIS WHITE PAPER, INCLUDING COMMENTARY, OPINION, NVIDIA DESIGN SPECIFICATIONS, REFERENCE BOARDS, FILES, DRAWINGS, DIAGNOSTICS, LISTS, AND OTHER DOCUMENTS (TOGETHER AND SEPARATELY, "MATERIALS") ARE BEING PROVIDED "AS IS." NVIDIA MAKES NO WARRANTIES, EXPRESSED, IMPLIED, STATUTORY, OR OTHERWISE WITH RESPECT TO MATERIALS, AND EXPRESSLY DISCLAIMS ALL IMPLIED WARRANTIES OF NONINFRINGEMENT, MERCHANTABILITY, AND FITNESS FOR A PARTICULAR PURPOSE.

Information furnished is believed to be accurate and reliable. However, NVIDIA Corporation assumes no responsibility for the consequences of use of such information or for any infringement of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of NVIDIA Corporation. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. NVIDIA Corporation products are not authorized for use as critical components in life support devices or systems without express written approval of NVIDIA Corporation.

Trademarks

NVIDIA, the NVIDIA logo, Tegra, CUDA, FERMI and GeForce are trademarks or registered trademarks of NVIDIA Corporation in the United States and other countries. Other company and product names may be trademarks of the respective companies with which they are associated.

Copyright

© 2011 NVIDIA Corporation. All rights reserved.